



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06268146 A**(43) Date of publication of application: **22.09.94**

(51) Int. Cl

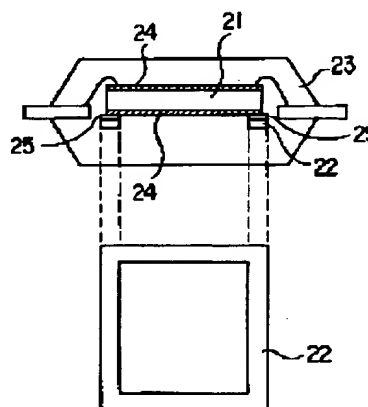
**H01L 23/50**  
**H01L 21/52**  
**H01L 23/28**

(21) Application number: **05053499**(71) Applicant: **TOSHIBA CORP**(22) Date of filing: **15.03.93**(72) Inventor: **OSHIMA MASAYUKI**(54) **SEMICONDUCTOR DEVICE**

## (57) Abstract:

**PURPOSE:** To enhance the crack-resistant property of a package in a solder reflow operation.

**CONSTITUTION:** A hole is formed in the central part of a die pad 22. A semiconductor element 21 is mounted on the die pad 22. The surface and the back of the semiconductor element 21 are coated with a highly adherent material (e.g. a polyimide) 24. One part of the back of the semiconductor element 21 is exposed. However, since the highly adherent material 24 is formed in its exposed part, the semiconductor element 21 is brought well into contact with a sealing resin 23. In addition, a die bonding material 25 is formed only between the back of the semiconductor element 21 and the die pad 22.



COPYRIGHT: (C)1994,JPO&amp;Japio

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-268146

(43)公開日 平成6年(1994)9月22日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	FI	技術表示箇所
H 0 1 L 23/50	U	9272-4M		
21/52	A	7376-4M		
23/28	Z	8617-4M		
	J	8617-4M		
	A	8617-4M		

審査請求 未請求 請求項の数 1 OL (全 4 頁)

(21)出願番号 特願平5-53499

(22)出願日 平成5年(1993)3月15日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 大島 正幸

神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝多摩川工場内

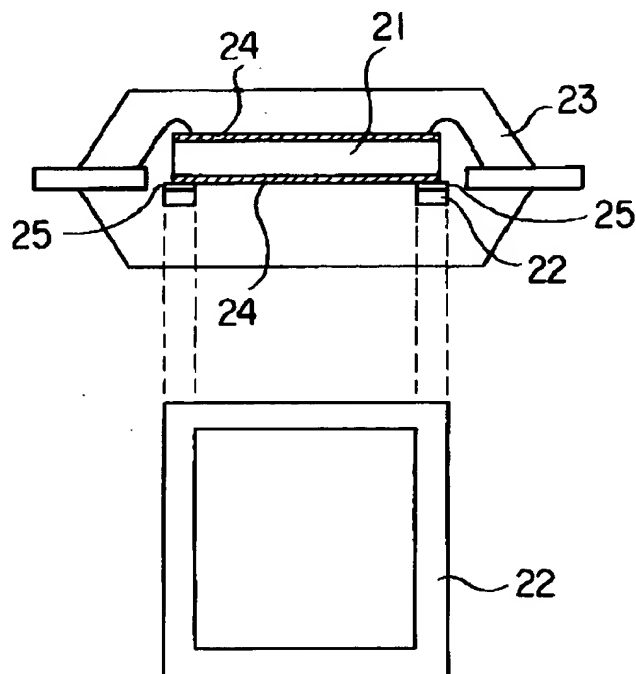
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】半田リフロー時におけるパッケージのクラック耐性の向上を図る。

【構成】ダイパッド22の中央部には穴が形成される。半導体素子21は、ダイパッド22上に搭載される。半導体素子21の表面及び裏面には、高密着性材料(例えばポリイミド)24が被覆される。半導体素子21の裏面の一部は露出しているが、その露出部分には高密着性材料24が形成されるため、半導体素子21と封止樹脂23との密着性は良くなっている。なお、ダイボンド材料25は、半導体素子21の裏面とダイパッド22の間にのみ形成される。



**【特許請求の範囲】**

**【請求項1】** 半導体素子と、前記半導体素子の裏面の一部が露出する状態で当該半導体素子を搭載し得るダイパッドと、前記半導体素子の表面及び裏面の全体に被覆される高密着性材料とを具備することを特徴とする半導体装置。

**【発明の詳細な説明】****【0001】**

**【産業上の利用分野】** 本発明は、表面実装型パッケージの改良に関する。

**【0002】**

**【従来の技術】** 従来の表面実装型パッケージは、例えば図5に示されるように、半導体素子11がダイパッド12上に搭載され、全体が樹脂13により覆われた構造を有している。そして、半導体素子11の裏面は、ダイボンド材14によりダイパッド12に接着され、その表面は、保護膜としてポリイミド15がコートされている。

**【0003】** しかし、上記構造のパッケージ(SOJ, SOP, QFP等)は、吸湿し易いため、吸湿後に半田リフローを行うと当該パッケージにクラックが発生するという欠点がある。

**【0004】** 当該パッケージにクラックが発生するメカニズムとしては、以下の二つのパターンが知られている。第一のパターン(図6参照)は、まず、ダイパッド12と封止樹脂13の界面に水分が集まる(同図

(a))。これは、ダイパッド12と封止樹脂13の密着力が弱いためである。次に、半田リフローを行うと、ダイパッド12と封止樹脂13の熱応力の差により、ダイパッド12と封止樹脂13が剥離する。同時に、この隙間で水分が拡散、気化し、高圧が生じるため(同図(b))、当該パッケージにクラックが発生するというものである(同図(c))。

**【0005】** 第二のパターン(図7参照)は、まず、ダイボンド材(例えば、Agペースト)14が吸湿する。次に、半田リフローを行うと、ダイボンド材14中の水分が拡散、気化し、半導体素子11とダイパッド12が剥離する(同図(b))。その結果、当該パッケージにクラックが発生するというものである(同図(c))。

**【0006】** 上記欠点を解決すべく、近年、以下の構造が提案されている。第一の構造は、ダイパッドの中央部に穴を開け、又は半導体素子の直下にダイパッドのない部分を設けることにより、ダイパッドと封止樹脂の接触面積を極力小さくするものである。第二の構造は、ダイボンド材を吸湿しないもの(例えば半田)に変えるものである。

**【0007】** いずれの構造も、多少のパッケージのクラック耐性の向上が認められるものの、第一の構造では、まだ十分なクラック耐性が得られたとは言えず、第二の構造では、大型の半導体素子を用いると、当該半導体素子自体にクラックが発生させるという新たな問題を生じ

る。

**【0008】**

**【発明が解決しようとする課題】** このように、従来の表面実装型パッケージでは、十分なクラック耐性を確保できるものが存在しないという欠点がある。

**【0009】** 本発明は、上記欠点を解決すべくなされたもので、その目的は、半田リフロー時において、パッケージにクラックが発生することを完全に防止できる半導体装置を提供することである。

**【0010】**

**【課題を解決するための手段】** 上記目的を達成するため、本発明の半導体装置は、半導体素子と、前記半導体素子の裏面の一部が露出する状態で当該半導体素子を搭載し得るダイパッドと、前記半導体素子の表面及び裏面の全体に被覆される高密着性材料とを備えている。

**【0011】**

**【作用】** 上記構成によれば、第一に、ダイパッドは、半導体素子の裏面の一部が露出する状態で当該半導体素子を搭載し得る、即ちダイパッドの面積を極力小さくしている。第二に、半導体素子の表面及び裏面の全体には高密着性材料が被覆されている。これにより、半田リフロー時において、パッケージにクラックが発生することを完全に防止できる。

**【0012】**

**【実施例】** 以下、図面を参照しながら、本発明の一実施例について詳細に説明する。図1は、本発明の一実施例に係わる半導体装置を示している。図1において、半導体素子21は、ダイパッド22上に搭載されている。ここに、ダイパッド22は、その中央部に穴が設けられており、当該ダイパッド22と封止樹脂23との接触面積が極力少なくなるように構成されている。

**【0013】** さらに、半導体素子21の表面及び裏面の両面には、高密着性材料(例えば、ポリイミド、エポキシ等)24がスピンコート等により均一にコートされている。この高密着性材料24は、表面と裏面で同じ材料を同じ厚さで被覆する。なお、高密着性材料24の被覆は、ウェハの段階で行うことができる。また、半導体素子21とダイパッド22は、ダイボンド材25によって接合されている。そして、全体が樹脂23により覆われている。

**【0014】** 上記構成によれば、第一に、中央部に穴が形成されたダイパッドを用いてダイパッドと封止樹脂との接触面積を極力小さくしている。第二に、ダイパッドの中央部の穴から露出した半導体素子の裏面に高密着性材料をコートして当該半導体素子と封止樹脂の密着性を高めている。これにより、以下の効果が得られる。

**【0015】** まず、ダイパッドと封止樹脂の界面における吸湿に起因するパッケージのクラックの発生は、当該ダイパッドの面積を少なくする(例えばリング状のダイパッドとする)ことにより回避することができる。

10

20

30

40

50

【0016】次に、ダイボンド材料の吸湿に起因するパッケージのクラックの発生は、ダイパッドの面積を少なくすることにより、少ない量のダイボンド材料で済むことになるため、これを回避することが可能である。さらに、半導体素子の裏面は高密着性材料で被覆されているため、当該半導体素子と封止樹脂との密着力を向上させることができる。以上により、半田リフロー時におけるパッケージのクラック耐性を大幅に向上させることができる。

【0017】また、ウェハの表面及び裏面に、同じ高密着性材料を同じ厚さで形成することで、当該ウェハの反りをなくすことができる。また、ダイシング時のウェハ裏面でのチップの欠けがなくなり、Si屑対策に有効である。

【0018】図2及び図3は、ダイパッドの変形例を示すものである。本発明は、ダイパッドの面積を極力少なくし、かつ、露出する半導体素子の裏面に高密着性材料を被覆する点に特徴がある。従って、ダイパッドの形状は、半導体素子の裏面が露出する構造となっていれば、特定のものに限定されることはない。例えば、図2に示すように、ダイパッド22をコの字状にしたものでもよい。さらには、図3に示すように、角部が幅広のリング状としたもの（同図（a））、ダイパッドが互いに独立した複数の部分からなるもの（同図（b）,（c））、X状のもの（同図（d））や、星型のもの（同図（e））であつてもよい。

【0019】なお、上記実施例において、半導体素子の裏面にコートされる高密着性材料を熱可塑性材料とすれば、ホットプレート上でダイボンドすることにより、そのまま当該材料をダイボンド材料として使用することができる。また、高密着性材料は、半導体素子の表面及び裏面に同じ材料を同じ厚さに被覆する必要はなく、異種材料で異なる厚さに形成してもよい。

【0020】

【発明の効果】以上、説明したように、本発明の半導体 \*

\* 装置によれば、次のような効果を奏する。ダイパッドの面積が少ないため、当該ダイパッドと封止樹脂の界面における吸湿や、ダイボンド材料の吸湿に起因するパッケージのクラックの発生が防止できる。一方、半導体素子の裏面は高密着性材料で被覆されているため、当該半導体素子と封止樹脂との密着力を向上させることができる。これにより、半田リフロー時におけるパッケージのクラック耐性を大幅に向上させることができ、防湿包装が不要となる。なお、半導体素子自体にクラックを発生させることもない。

【0021】図4は、半導体素子の裏面に高密着性材料を被覆させた場合と被覆させない場合とについて、それぞれ5種類のパッケージについてクラックの発生割合（クラック発生個数／サンプル数）を調べた結果を示すものである。なお、吸湿、リフローの条件は2種類用意した。同図から明らかなように、半導体素子の裏面に高密着性材料を被覆させた場合には、全てのサンプルについてクラックが発生しておらず、本発明の効果がうかがえる。

【図面の簡単な説明】

【図1】本発明の一実施例に係わる半導体装置を示す図。

【図2】ダイパッドの変形例を示す図。

【図3】ダイパッドの変形例を示す図。

【図4】本発明の効果を示す図。

【図5】従来の半導体装置を示す図。

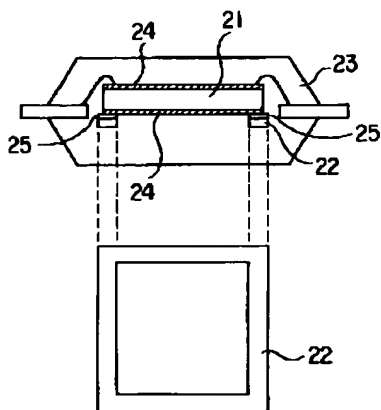
【図6】クラック発生のメカニズムを示す図。

【図7】クラック発生のメカニズムを示す図。

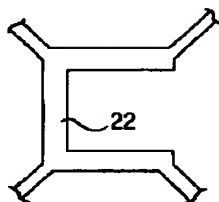
【符号の説明】

- |        |           |
|--------|-----------|
| 11, 21 | …半導体素子、   |
| 12, 22 | …ダイパッド、   |
| 13, 23 | …封止樹脂、    |
| 14, 25 | …ダイボンド材料、 |
| 24     | …高密着性材料。  |

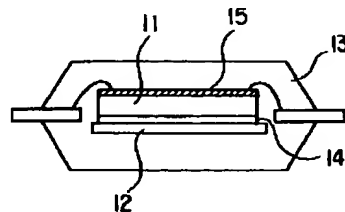
【図1】



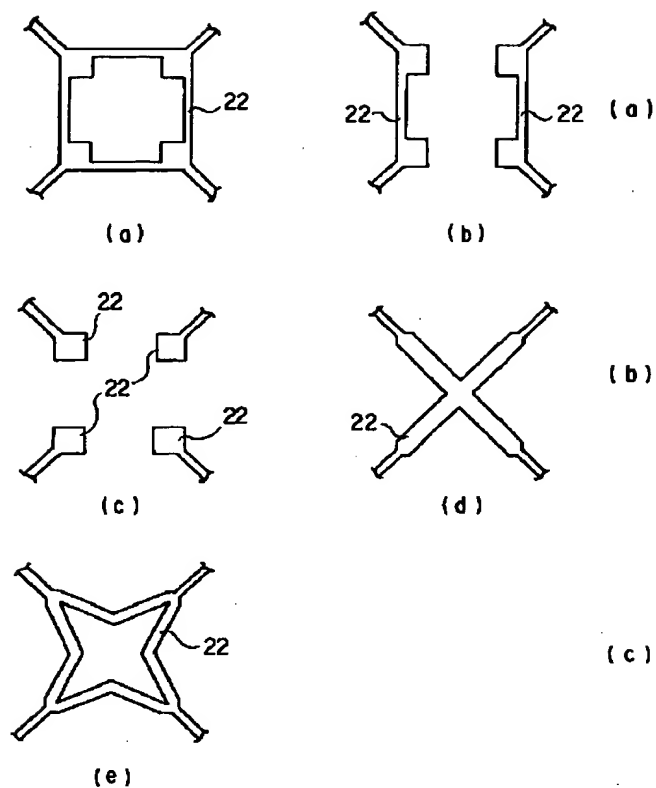
【図2】



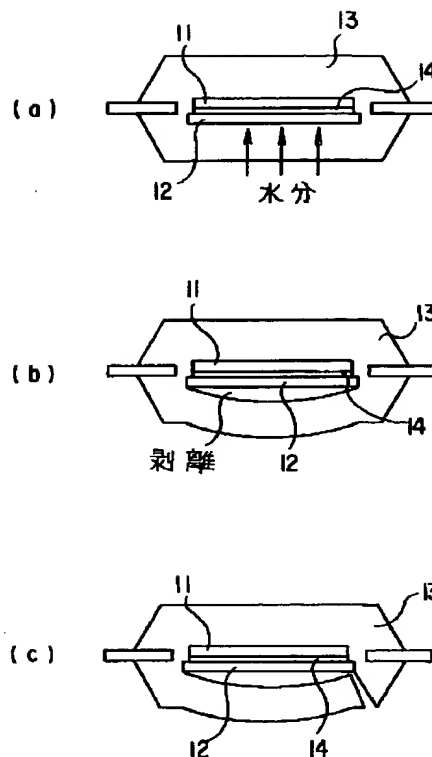
【図5】



【図3】



【図6】



【図4】

パッケージ	チップサイズ (mm)		吸湿、リフロー条件	
			85℃/60%RH x 168H + IRリフロー	85℃/85%RH x 168H + IRリフロー
TSOP-32	5.5 x 15.5	従来品	8 / 20	19 / 20
		発明品	0 / 20	0 / 20
TSOP-44	6.5 x 12.0	従来品	10 / 132	—
		発明品	0 / 132	0 / 56
TSOP-26	8.0 x 18.0	従来品	62 / 124	—
		発明品	0 / 100	0 / 98
VQFP-100	10 x 10	従来品	—	8 / 8
		発明品	—	0 / 8
SVP	7.0 x 16.5	従来品	0 / 16	16 / 16
		発明品	0 / 40	0 / 40

【図7】

